



分布式 PLD 解决方案可降低服务器成本 并提升灵活性

莱迪思半导体白皮书

2017 年 8 月

Lattice Semiconductor

111 5th Ave., Suite 700

Portland, Oregon 97204 USA

Telephone: (503) 268-8000

www.latticesemi.com

引言

服务器分为很多种不同的类型：从机架式、刀片式和塔式到用于高密度计算的模块化配置类型。理想情况下，每台服务器应经过针对性优化来执行特定任务。然而，如果仔细观察的话可以发现大多数服务器设计都具备许多共同的特征。通常，它们具备多个处理器和热插拔存储器，各种通过 **PCIe** 连接到 **CPU** 和 **PCH** 的外围设备以及安全服务和电源管理解决方案，这里仅仅列出了几个常见的共同特征。尽管设计工程师为各种应用创建不同的解决方案，但在大多数情况下，其实是在对基本的服务器架构进行定制。

图 1 展示了这种常见的架构。一般来说，服务器设计工程师会对这种基础架构进行定制以满足不同市场的需求。外围硬件块、系统级接口块、**BMC** 接口和其他关键组件可能因服务器设计而异。而电源管理、控制和胶合逻辑功能块（图示中的功能 #1）在定制设计中有着关键的作用，用以满足特定的应用需求。设计工程师需要为每种服务器类型定制功能，如电源管理、电路板专用的胶合逻辑或 **I/O** 扩展。尽管功能 #1 在诸如 **CPU**、硬盘或网络的任何承载业务中不起作用，但在确保板上所有主要器件在正常范围内工作时是不可或缺的。设计工程师不断努力以降低实现这些功能的成本和复杂性，同时确保不会降低电路板的可靠性。

本文讨论了在旧式服务器设计中实现功能 #1 的传统方法，并将其与现代服务器设计方法进行比较，后者使用 **PLD** 集成这些功能。此外，本文还讨论了使用其他集成可编程器件实现服务器中其他常用功能以降低复杂性和成本。

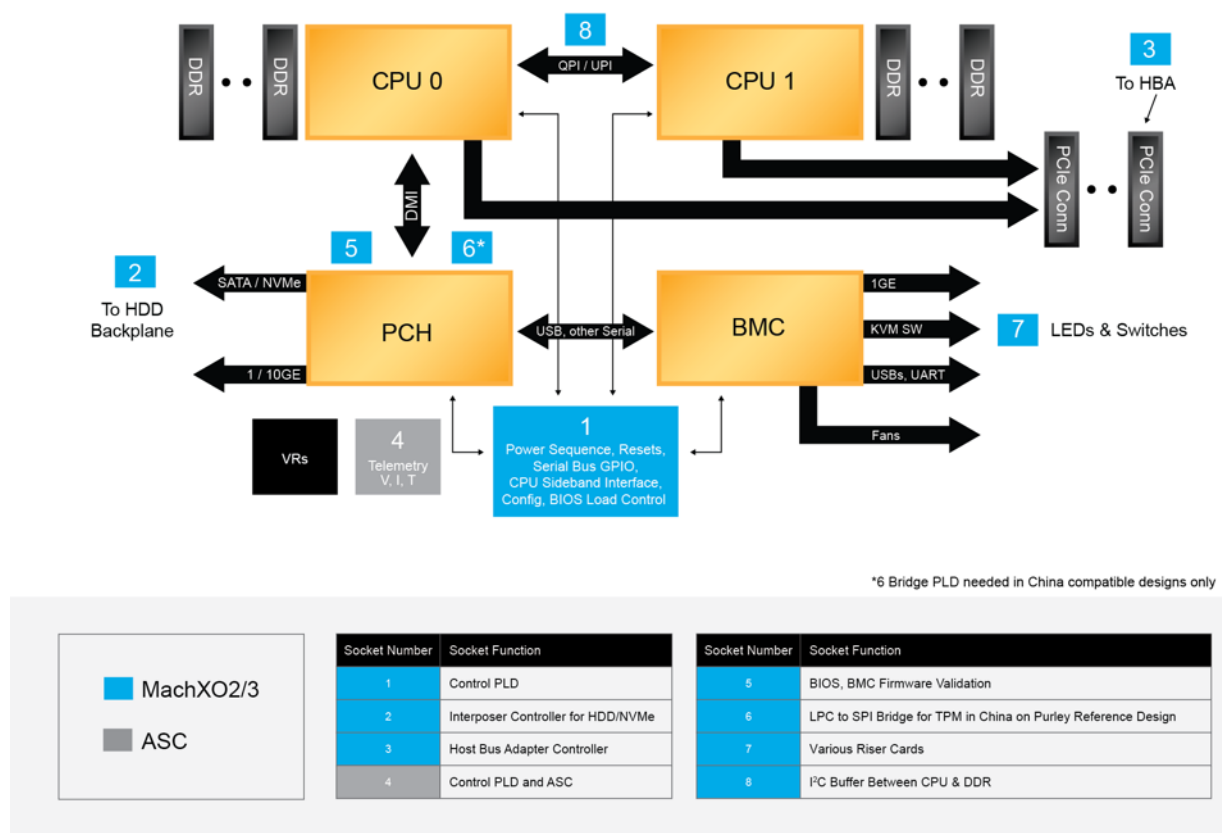


图1：8 个 PLD 功能说明的服务器设计框图（设计实例）

功能 #1 - 电源管理、控制和胶合逻辑功能

以前，设计工程师通常使用多种不同的分立元件来实现电源管理、控制和其他胶合逻辑功能。多年来这一直都是颇具成本效益的方法。但随着服务器设计日益复杂、功能越来越多，这类设计需要的器件也变得越来越多种。现在，如果设计工程师要为多种类型的服务器设计功能 #1，采用离散元件将需要很多时间和人力。举个例子，电路板上复杂 SoC 器件的数量发生变化的话，电源数量、胶合逻辑以及其他控制功能的数量也要相应地发生变化。这就很可能要更改逻辑和基本时序。

因此，使用分立器件的解决方案不仅会拖累新款服务器硬件产品的上市进程，还会随着所需元件数量的增加而导致成本上升。此外，更改设计有时需要重新改整个电路板，不仅进一步拖延了项目进程，还增加了成本。

现代服务器系统通常将功能 #1 集成到非易失性 PLD 中。PLD 将在电路板上电之后立即开始工作（瞬时启动）。通常，实现功能 #1 所需的逻辑资源和 I/O 数量取决

于服务器类型。因此，能够提供丰富的 I/O 和逻辑资源选择的 PLD 器件非常适合实现功能 #1。

莱迪思 MachXO3 FPGA 系列以及上一代 MachXO2 系列（简称 MachXO2/3）都能提供所需的功能。MachXO2/3 器件是支持瞬时启动的非易失性 PLD，提供 640 LUT 到 9400 LUT 以及 22 个 I/O 到 384 个 I/O 的器件选择。这些 PLD 可以在系统中透明地进行更新，并提供双引导支持以便从任何系统更新错误中恢复。这些器件只需一个 3.3V 电源即可工作，当该电源电压高于 2.2V 时，服务器主板电源管理算法即开始工作。因此，MachXO2/XO3 是电路板上第一个启动，最后一个关闭的器件。这些器件支持多个 I/O Bank，可以单独上电或断电而不影响其他模块的运行。这方面的优势使得它们能够集成多种异构功能，例如多个电源区块控制、带外信号发送和电源待机控制。凭借上述器件，设计工程师还能够将 SPI、I²C 和定时器/计数器接口添加到传统设计中，并支持多次可编程片上配置闪存。这些先进的器件提供 5mm×5mm 的 QFN 和 BGA 封装以及 1mm 和 0.80mm 的引脚间距选择。

功能 #1 集成到控制 PLD（MachXO2/3）中

在图 2 中，MachXO2/3 器件用于实现控制 PLD 功能，如电源/复位时序、各种类型的串行总线（I²C、SPI、eSPI、SGPIO 等）、调试端口、LED 驱动器、风扇 PWM 驱动器、前板开关传感以及其他一般 GPIO 功能。MachXO2/3 器件支持 1V 信号，可实现带外信号功能集成，无需外部 GTL 收发器。当芯片运行时，设计工程师可使用莱迪思软件包中的 Reveal 工具调试控制 PLD 电路。该工具在 PC 上运行，可用作监视和捕获各种状态的逻辑分析器以追溯故障事件。例如，使用 Reveal 调试工具，设计工程师能够捕获许多导致故障状态的事件信息（包括寄存器、节点和引脚状态），并将其显示在 PC 显示器上。这可以显著减少系统电路板的调试用时。

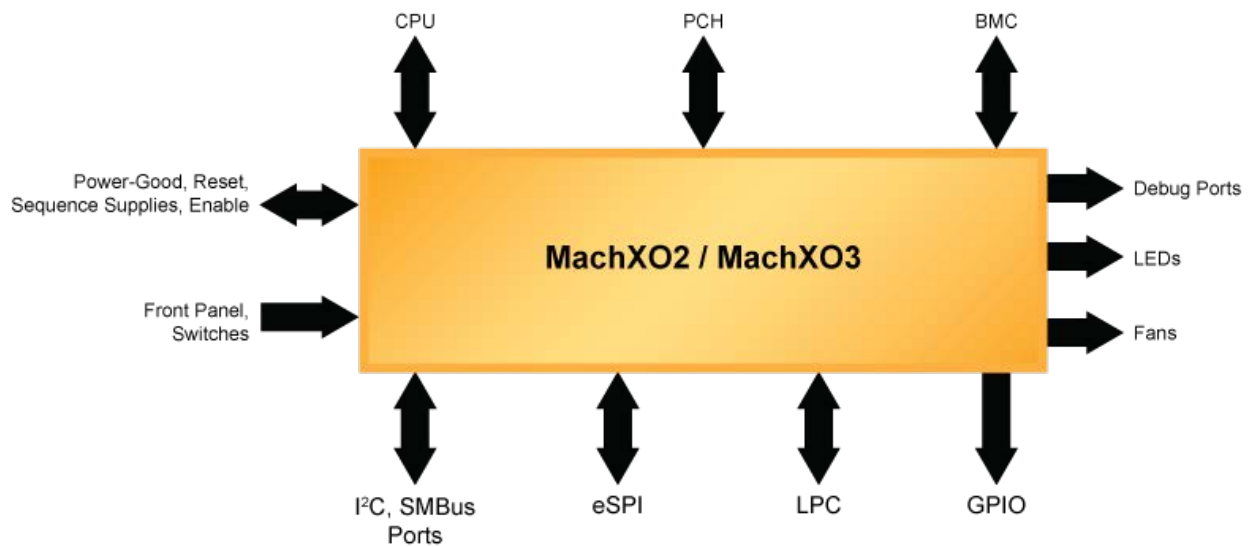


图2：基于 MachXO2/MachXO3 的控制 PLD

无中断更新 I/O

控制 PLD 能够帮助设计工程师显着加速产品上市进程，在有限时间内满足市场对于全新定制硬件的需求的压力。有时候，在实现控制功能时会出现 bug 或系统整体结构需要的新功能。这时，对设计进行修改的一种常用方法是通过在系统更新、系统电源重新上电、载入经过重新编程的镜像来实现。这种方法需要进行电源复位，会中断整个服务器硬件的运行，降低可用性。为了确保高可用系统的连续运行，MachXO3 器件可以保持 I/O 状态不变，同时刷新配置并初始化新配置。该功能称为无中断更新 I/O。

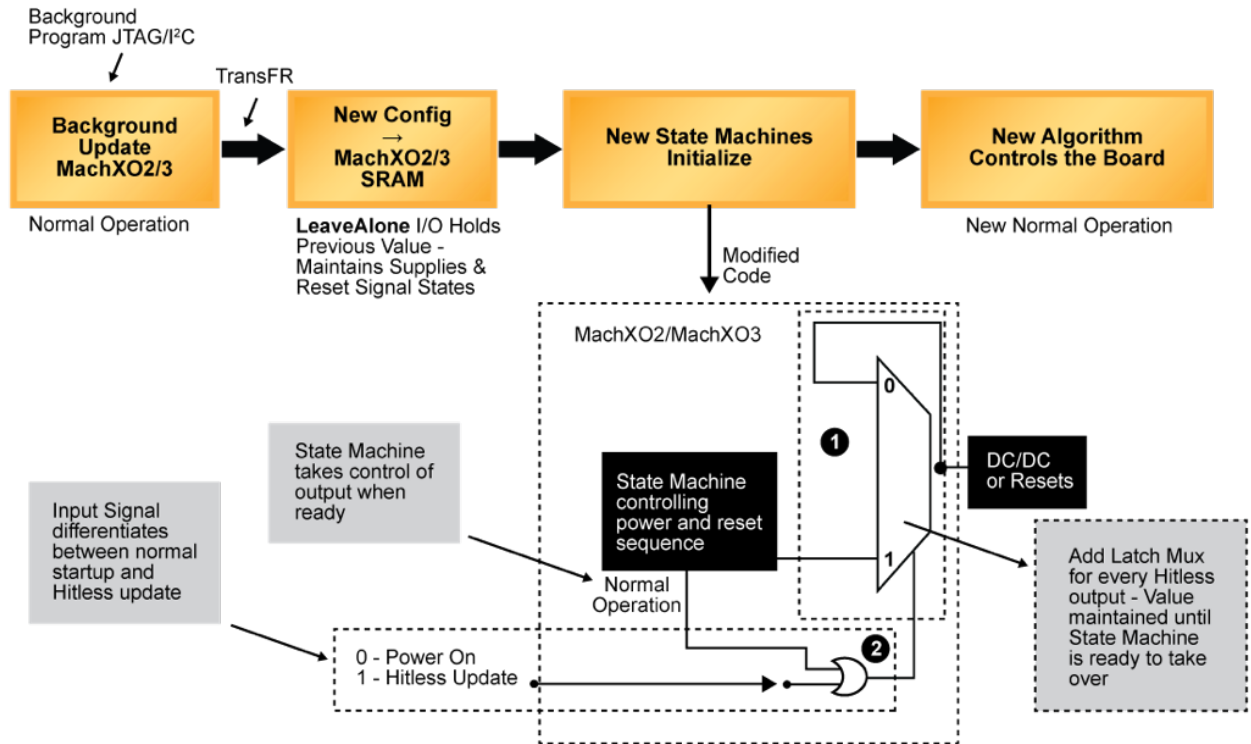


图 3：无中断更新 I/O 是如何工作的

无中断更新 I/O 如何工作（图 3）

为了实现零停机更新，MachXO2/MachXO3 器件通过“后台更新”将新的配置数据加载到配置闪存中。一旦加载完毕，“TransFR”指令将新的 PLD 镜像文件从配置闪存传输到 PLD 的配置 SRAM。执行“TransFR”指令的同时触发了“保持当前状态”功能，确保所有的 I/O 值在传输过程中保持不变。最后，在“逻辑初始化”步骤，状态机将开始重新启动电源管理并复位电源分配。这将导致电源关断，迫使电路板开始电源上电过程。

当新镜像创建的状态机进行初始化时，系统是如何保持用于控制电源以及其他逻辑信号的输出不变的？为了使得关键 I/O 在初始化过程中保持原状，莱迪思为每个关键的 I/O 添加了一个锁存 MUX。它在状态机初始化过程中将输出保持为最后的已知状态，并在初始化过程完成之后将输出控制交还给状态机。该电路能够使用“Hitless_IO_Enable”输入区分正常（上电）启动和重新配置，可避免在正常的上电过程中发生关键输出 I/O 值被锁死的情况。

这种新功能的优势是显而易见的。它让制造商实现即时的配置更改成为可能，可马上纠正设计缺陷或向产品添加新功能。它在产品开发过程中也能发挥重要作用，让

设计工程师能够在服务器安装过程中快速调试产品或在调试过程中更改特定的产品参数。

PLD 的便利性和成本优势使其成为实现在系统设计更新、电源管理、监控和控制关键信号以及基本内务管理功能的理想选择。

功能 #2 - 实现磁盘热插拔所需的逻辑功能

机架式服务器支持热插拔 HDD/FD/NVMe 驱动器。这些磁盘驱动器插入到背板。背板通过串行接口（如 SGPIO 和 I²C）连接到主板。设计工程师可以使用 MachXO2/3 器件集成如图 4 所示的逻辑功能以实现背板控制。举个例子，当 NVMe 驱动器插入驱动器插槽时，MachXO2/3 器件中的逻辑自动将状态和控制信号发送到 I²C 总线而不是 SGPIO 总线。

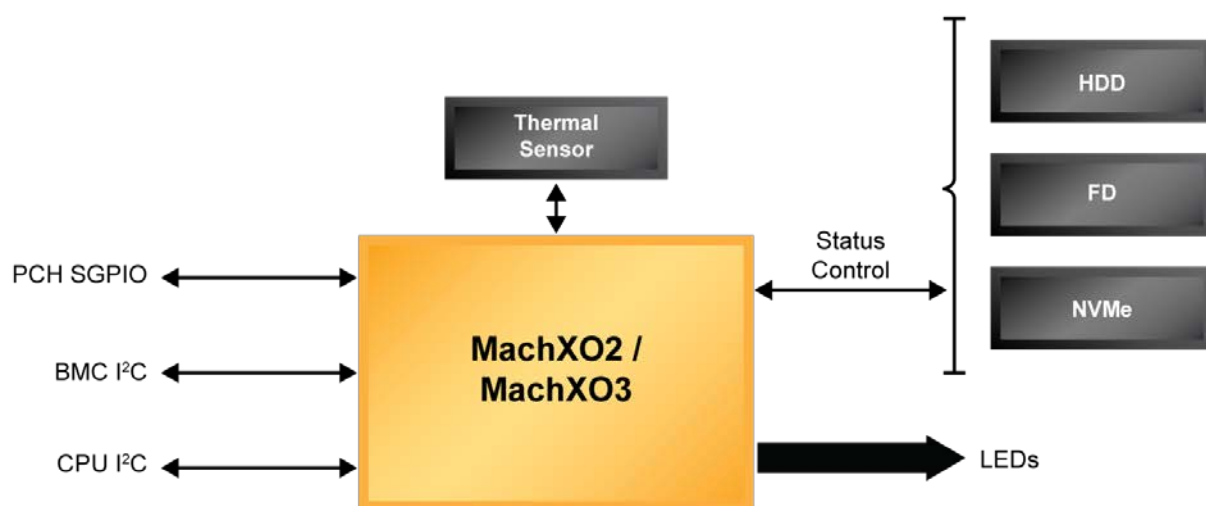


图 4：使用 MachXO2/MachXO3 PLD 简化使用热插拔驱动器的背板控制功能

功能 #3 - 主机总线适配器电路板的硬件管理

莱迪思 MachXO2/3 器件的另一个潜在应用是集成主机总线适配器控制逻辑。如图 5 所示，该解决方案集成 SGPIO 和其他带外信号，管理电源/复位时序和其他 PLD 功能，包括快速电源故障检测和状态保存。设计人员还可以在现场实时对 MachXO2/3 器件中实现的逻辑添加功能和修复错误，通过无中断更新 I/O 功能和 I²C 接口不会中断系统操作。

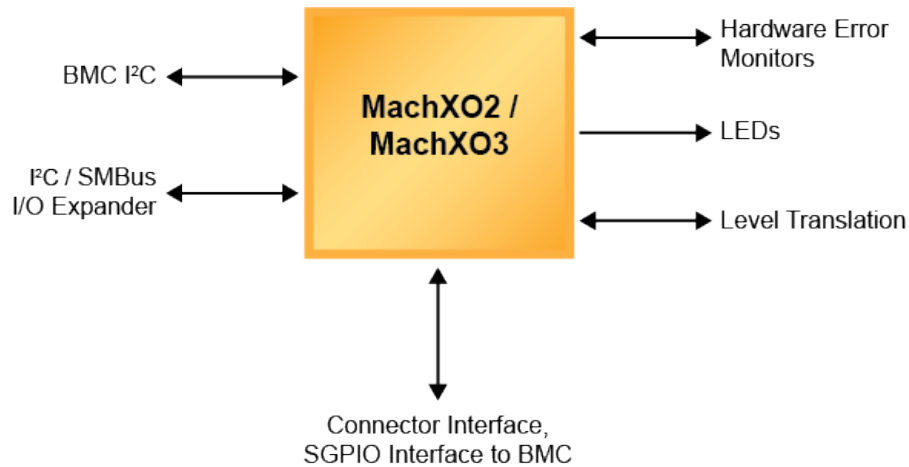


图5：集成主机总线适配器逻辑

功能#4 - 电压电流和温度遥测

通常情况下，系统会持续对一些重要的电源电压、电路板和器件温度以及当前的负载进行测量。为了测量这些参数，服务器主板使用模数转换器 IC 来增加 BMC、外部温度检测 IC 和电流检测 IC 所需的通道数量。此外，该电路板使用 I²C 缓冲器 IC 和 I²C 多路复用器 IC 来管理遥测 I²C 总线（图 6）。电路板上的 DC-DC 转换器用于为 IC 供电，由控制 PLD 器件控制。控制 PLD 还监控来自 DC-DC 转换器的“Power-Good”数字信号。

设计工程师可以使用莱迪思的 ASC（模拟传感和控制）器件与控制 PLD 来集成 ADC IC 和一些温度传感 IC。同时，器件将“Enable”和“Power-Good”信号从控制 PLD 传输到 ASC 器件。这样做可以释放控制 PLD 上的 I/O，然后这些 I/O 可用于集成 I²C 缓冲器和 I²C 多路复用器 IC。遥测电路的总体成本和 BOM 都得以降低。另外，通过检测电源电压的“Power-Good”状态以及断电状态，ASC 还有助于提高断电时序的可靠性，并最大限度地降低电路板拥塞程度。

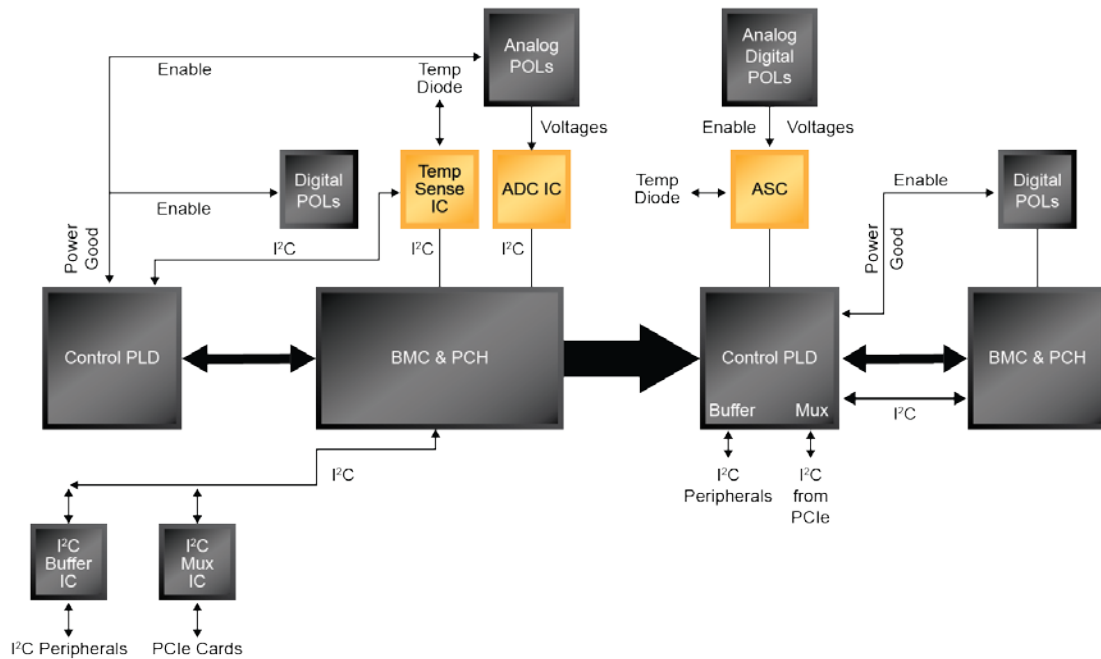


图 6：实现遥测功能集成的新方法

功能 #5 - Bios 和 BMC 固件验证

为了实现 BIOS 和 BMC 固件验证，MachX02/3 器件可用作无条件被信任（root-of-trust）（图 7）的安全硬件。在该配置中，器件实现椭圆曲线签名认证来验证系统 BIOS 和 BMC 固件。当正在运行的镜像遭受入侵的情况下，它们也可用于管理自动黄金镜像切换。

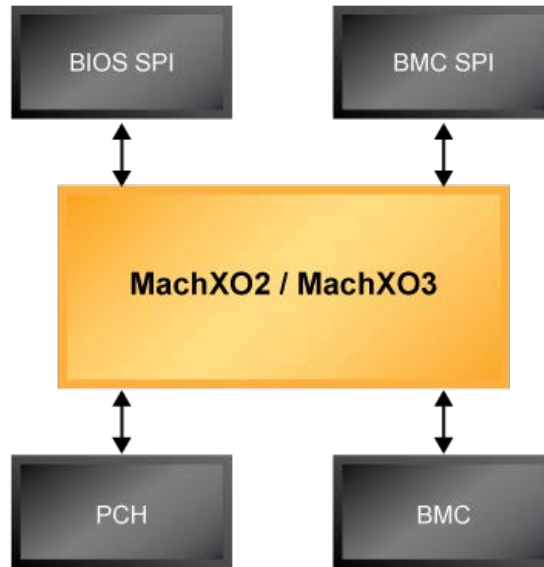


图7：基于 MachXO2/3 的解决方案管理和验证 BIOS 和 BMC 固件

功能 #6 - PCH 上的 TPM/TCM 和单个 SPI 接口之间的桥接

莱迪思的 MachXO2/3 器件提供各类桥接解决方案。例如，服务器设计工程师可以使用这些器件将 PCH SPI 接口与 TPM 模块（在中国以外的国家使用）或 TCM 模块（在中国使用）连接到同一硬件上（图 8）。该桥接可适配输入和输出的各种工作频率。



图 8：用于 TCM 的 LPC 到 SPI 桥接

功能 #7 - 在扩充卡上集成多种功能

服务器通常使用扩充卡添加 LED 驱动器、控制和传感功能，以减少主板上的器件连接数量。通常情况下，这些功能使用分立逻辑 IC 实现，这就需要多种类型的扩充卡，每种类型的功能都略有不同。减少所需扩充卡类型的一个方法是将每个扩充卡的功能集成到 MachXO2/3 PLD 上。然后可以在生产制造过程中简单地修改集成在 MachXO2/3 器件中的逻辑来定制扩充卡逻辑功能。

功能 #8 - 整合多个 I²C 缓冲器

服务器系统中的 CPU 通过一对 I²C 缓冲器与 DDR 存储器 DIMM 进行通信（图 9）。CPU 还通过另一个 I²C 接口监视 SSD 驱动器。设计工程师需要使用电压转换器缓冲器来将 CPU 的 1.05 V I²C 接口与 1.2 V DDR 存储器和 3.3 V SSD 驱动器进行转换。CPU 还使用 1.05 V 逻辑信号生成多个带外信号。这些带外逻辑信号需要与使用 2.5 V 或 3.3 V 信号接口的其他器件进行通信。这就要在电路板上使用 GTL 缓冲器。

低成本 MachXO3 器件采用小尺寸 QFN 封装（5 mm x 5 mm），可用于实现电平转换，涵盖 1.05 V I²C 和其他 1.2 V、3.3 V 和 2.5 V 逻辑信号。这样可以减少电路板面积、BOM 以及更为重要的原因，即实现成本。

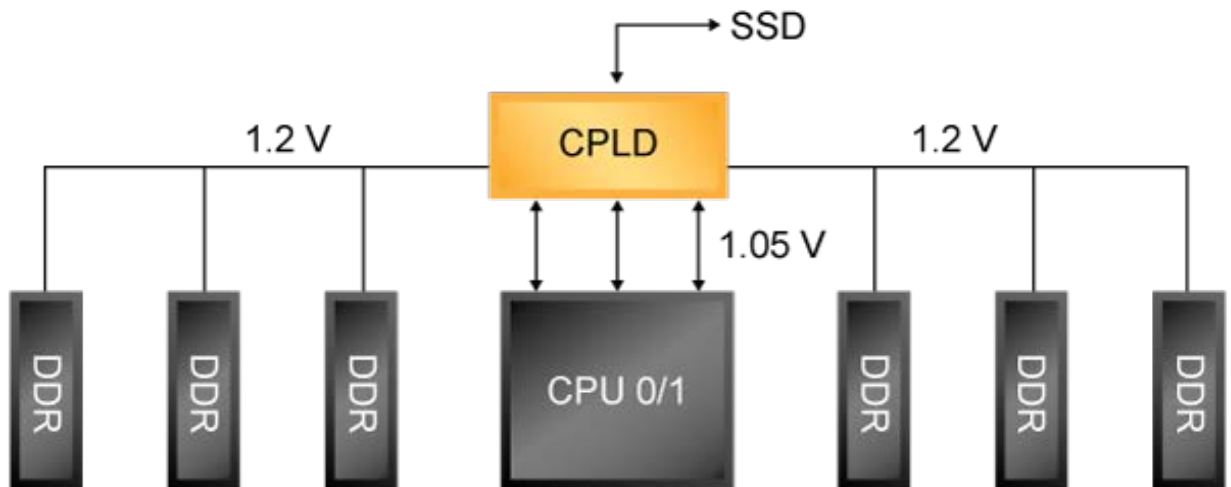


图 9: MachXO2/O3 1V I/O 支持 I²C 缓冲器集成

总结

今天的服务器设计工程师总是像 20 年前的工程师一样尽可能通过快速、经济高效的方式在电路板上集成更多功能。而其中经常被忽视的重要方法是通过控制 PLD 来实现。通过为设计工程师提供将所有控制路径功能集成到单个可编程器件中的简单方式，并通过添加新功能，使得设计工程师能够在现场进行设计修改，控制 PLD 将大大简化电路板设计和调试。